

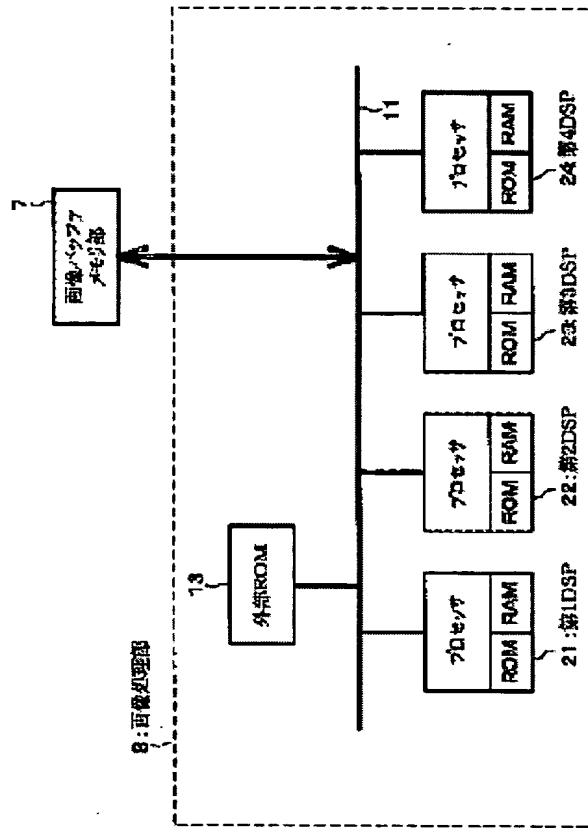
DIGITAL SIGNAL PROCESSOR

Patent number: JP2001297070
Publication date: 2001-10-26
Inventor: OYAMA SHOICHI; OMICHI TAKAHIRO; HIROHATA HITOSHI; KONISHI YOSUKE
Applicant: SHARP CORP
Classification:
 - **international:** G06F15/177; G06F15/16; H04N1/00
 - **european:**
Application number: JP20000109583 20000411
Priority number(s):

Abstract of JP2001297070

PROBLEM TO BE SOLVED: To perform efficient digital signal processing(DSP) by effectively allocating plural DSPs to plural requested processing signals without placing any load on a central processor and improving the use efficiency of the DSPs.

SOLUTION: An external ROM 13 is stored with image processing programs used for respective jobs and the respective DSPs 21 to 24 are so constituted as to mutually manage their operation states. If plural processing requests temporally overlap with each other, at least one DSP performs signal processing for a newly generated processing request on condition that signal processing for a processing request which is already carried out is maintained without any problem, and the remaining DSPs carry on the signal processing for the leading processing request. For the purpose, the DSPs 21 to 24 download necessary programs from the external ROM 13 at the requests and autonomously switch the signal processing allocation.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-297070
(P2001-297070A)

(43)公開日 平成13年10月26日 (2001.10.26)

(51)Int.Cl.
G 0 6 F 15/177
15/16
H 0 4 N 1/00

識別記号
6 7 4
6 1 0

F I
G 0 6 F 15/177
15/16
H 0 4 N 1/00

テ-マコ-ト*(参考)
6 7 4 C 5 B 0 4 5
6 1 0 G 5 C 0 6 2
C

審査請求 未請求 請求項の数3 O L (全 9 頁)

(21)出願番号 特願2000-109583(P2000-109583)

(22)出願日 平成12年4月11日 (2000.4.11)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 大山 昌一

大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

(72)発明者 大道 隆広

大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

(74)代理人 100080034

弁理士 原 勝三

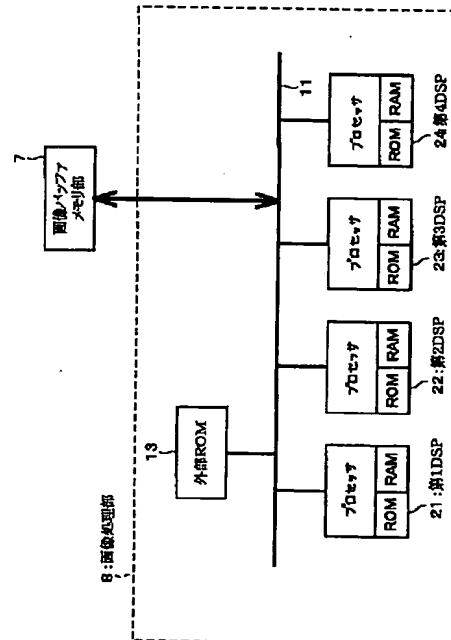
最終頁に続く

(54)【発明の名称】 デジタル信号処理装置

(57)【要約】

【課題】 中央処理器に負担をかけることなく、要求される複数の処理信号に対して複数のDSPを効果的に割り当て、DSPの使用効率を改善して効率的なデジタル信号処理を行う。

【解決手段】 外部ROM13に各ジョブに使用する画像処理プログラムが格納されると共に、各DSP21～24は、相互に各々の動作状態を管理し合う構成である。複数の処理要求が時間的に重なって発生した場合、先に行っていた処理要求の信号処理を問題なく維持できる範囲で、少なくとも1つのDSPが新たに発生した処理要求の信号処理を行う一方、残りのDSPが先に行っていた処理要求の信号処理を続行するように、各DSP21～24が、必要に応じて外部ROM13より必要なプログラムをダウンロードして、信号処理割り当てを自立的に切り替える。



【特許請求の範囲】

【請求項1】複数のデジタル信号処理器を備えたデジタル信号処理装置において、

各デジタル信号処理器は相互に動作状態を管理し合う構成であり、複数の処理要求が時間的に重なって発生した場合、先に行っていた処理要求の信号処理を問題なく維持できる範囲で、少なくとも1つのデジタル信号処理器が新たに発生した処理要求の信号処理を行う一方、残りのデジタル信号処理器が先に行っていた処理要求の信号処理を続行するように、各デジタル信号処理器が、信号処理の割り当てを自立的に切り替えることを特徴とするデジタル信号処理装置。

【請求項2】上記各デジタル信号処理器は、先に行っていた処理要求の信号処理を問題なく維持できる範囲を、先に行っていた処理要求の入出力状態に基づいて判断することを特徴とする請求項1に記載のデジタル信号処理装置。

【請求項3】上記各デジタル信号処理器には、処理モードを示す処理モード信号がそれぞれ入力されるよう構成されており、各デジタル信号処理器は、複数の処理要求が時間的に重なって発生したことを、上記処理モード信号の入力により検知することを特徴とする請求項1又は2に記載のデジタル信号処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数のデジタル信号処理器を備えたデジタル信号処理装置に関するものであり、より詳細には、複数のデジタル信号処理器に複数の信号処理を適宜分担させることで、各デジタル信号処理器を効率的に使用可能なデジタル信号処理装置に関するものである。

【0002】

【従来の技術】近年、デジタル信号処理技術の処理速度等の進歩によりデジタル信号処理技術が各方面で広く利用されている。

【0003】その一つとして、特開平11-296495号公報には、複数のデジタル信号処理器（以下、DSP: digital signal processor）と中央処理器とを、所要部に配置した複数のゲート回路を介して接続し、前記中央処理器が、同時に要求される複数の信号処理に対して必要な演算処理を複数のDSPに分担させて、各処理要求を実現するために必要な数のDSPを選択して分担させる演算処理を行うためのプログラムを選択した各DSPにダウンロードすると共に、信号が所望の経路を流れるように所要部に配された複数のゲート回路を制御する構成が記載されている。これによれば、要求される信号処理毎にDSPの数を自在に変更することができ、DSPの使用効率を改善できる。

【0004】

【発明が解決しようとする課題】しかしながら、上記公

報のように、中央処理器が各信号処理に必要なDSPの数を決定する構成では、動作時にDSPに対する処理割り当てを切り替える場合、中央処理器に負担がかかり、中央処理器の処理能力が低下すると考えられる。中央処理器の処理能力の低下は、DSPに係わる処理以外の処理能力不足を招来する。

【0005】本発明は、上記課題に鑑みなされたものであって、同時に複数の処理要求が発生するようなデジタル信号処理装置において、中央処理器に負担をかけることなく、要求される複数の処理信号に対して複数のデジタル信号処理器を効果的に割り当て、デジタル信号処理器の使用効率を改善して効率的なデジタル信号処理を行えるデジタル信号処理装置の提供を目的としている。

【0006】

【課題を解決するための手段】本発明のデジタル信号処理装置は、上記課題を解決するために、複数のデジタル信号処理器を備えたデジタル信号処理装置において、各デジタル信号処理器は相互に動作状態を管理し合う構成であり、複数の処理要求が時間的に重なって発生した場合、先に行っていた処理要求の信号処理を問題なく維持できる範囲で、少なくとも1つのデジタル信号処理器が新たに発生した処理要求の信号処理を行う一方、残りのデジタル信号処理器が先に行っていた処理要求の信号処理を続行するように、各デジタル信号処理器が、信号処理の割り当てを自立的に切り替えることを特徴としている。

【0007】これによれば、各デジタル信号処理器は相互に動作状態を管理し合う構成であるため、処理中のある処理要求の信号処理を問題なく維持するために必要なデジタル信号処理器の数を、各デジタル信号処理器それぞれにおいて把握できる。したがって、新たに処理要求が発生した場合、先に行っていた処理要求の信号処理を問題なく維持可能な範囲で、例えば、最も速くある処理単位の信号処理を終了したデジタル信号処理器が、新しい処理要求の信号処理に移行する等の取り決めをしておくことで、新たな処理要求の信号処理に、余裕分のデジタル信号処理器を割り当てることが可能となる。そしてまた、各デジタル信号処理器は相互に動作状態を管理しているので、新たな信号処理に移行したデジタル信号処理器は、先の信号処理を維持できないと判断すると、元の信号処理へと戻る。

【0008】このように、各デジタル信号処理器が互いを管理し合うことで、処理要求が時間的に重なって発生した場合、先に行っていた処理要求に対する信号処理を問題なく維持できる範囲で、各デジタル信号処理器の処理割り当てを自立的に切り替えるため、従来公報の構成のような中央処理器が必要なくなり、中央処理器の処理能力を低下させることもない。

【0009】その結果、複数の処理要求が時間的に重なって発生しても、中央処理器に負担をかけることなく、

要求される複数の処理信号に対して複数のデジタル信号处理器を効果的に割り当て、デジタル信号处理器の使用効率を改善して効率的なデジタル信号処理が可能となる。

【0010】また、上記デジタル信号処理装置においては、各デジタル信号处理器が、先に行っていた処理要求の信号処理を問題なく維持できる範囲を、入出力の処理状態により構成することが可能であり、例えば、記憶手段に格納されている、先に行っていた処理要求の信号処理の処理済みデータ量を基に判断する構成とすることもできる。

【0011】記憶手段に格納されている先に行っていた処理要求の信号処理の処理済みデータ量を、例えば、先に行っていた処理要求のパフォーマンスを保つためのある閾値と比較することで、先に行っていた信号処理を担うデジタル信号处理器の数に余裕があるか否かを判断できる。上記処理済みデータ量が、上記閾値を超えておれば、余裕があると判断して、複数のデジタル信号处理器のうちの少なくとも1つを、新たに発生した処理要求の信号処理に割り当てることができる。

【0012】したがって、先に行っていた処理要求の信号処理を問題なく維持できる範囲を、記憶手段に格納されている、先に行っていた処理要求の信号処理の処理済みデータ量を基に判断することにより、中央处理器を必要とすることなく、各デジタル信号处理器による自立的な処理割り当てが可能となる。

【0013】また、上記デジタル信号処理装置においては、各デジタル信号处理器に、処理モードを示す処理モード信号がそれぞれ入力されるよう構成されており、各デジタル信号处理器は、複数の処理要求が時間的に重なって発生したことを、上記処理モード信号の入力により検知する構成とすることもできる。

【0014】各デジタル信号处理器に処理モード信号が入力されることで、各デジタル信号处理器はそれぞれ、新しい処理要求の発生を検知できるので、中央处理器を必要とすることなく、各デジタル信号处理器による自立的な処理割り当てが可能となる。

【0015】

【発明の実施の形態】本発明のデジタル信号処理装置に係る実施の一形態について、図1～図6を用いて、以下に説明する。

【0016】図2に、本発明のデジタル信号処理装置の構成が画像処理部8に適用された、発明の実施の一形態である複合画像形成装置1のシステム構成を示す。

【0017】複合画像形成装置1は、コピー機能に加えて、ファクシミリ機能、プリンタ機能を備えたデジタル複合機であり、主に、システム制御部2、スキャナ部3、プリンタインタフェース部4、ファクシミリ(FAX)送受信部5、操作部6、画像バッファメモリ部7、画像処理部8、プリンタエンジン9、及びこれら各部を

相互に接続するバス11から構成されている。

【0018】システム制御部2は、複合画像形成装置1の動作を制御するものであり、特に図示してはいないが、論理演算部(CPU:Central Processing Unit)、制御プログラムを格納するROM(Read Only Memory)、制御パラメータを格納するRAM(Random Access Memory)等により構成される。

【0019】スキャナ部3は、コピー原稿やファクシミリ原稿の画像の読み取りに使用されるもので、原稿をライン順次に走査して原稿の画像を読み取り、電気信号に変換して出力するものである。プリンタインタフェース部4は、外部のパソコンコンピュータ等の情報処理装置10に接続し、プリンタとしての印刷情報を入力するものである。

【0020】ファクシミリ送受信部5は、公衆通信回線に接続し、ファクシミリ画像の送受信動作を行うものである。操作部6は、ユーザーが本装置に動作の指示を与える際に使用するもので、特に図示してはいないが、指示を入力するのに用いる指示入力手段と、本装置の状態を表示する表示手段とから構成されている。

【0021】画像バッファメモリ部7は、ファクシミリ送受信画像や、複数部数コピーを行う場合に、入力された画像データを一時格納するものであって、かつ、該入力画像データが読み出され、画像処理部8にて画像処理が施されたデータを再度格納するものである。

【0022】プリンタエンジン9は、前記スキャナ部3で読み取った画像、前記プリンタインタフェース部4から入力した印刷情報、そして前記ファクシミリ送受信部5が受信したファクシミリ受信画像を記録用紙に印刷するものである。

【0023】画像処理部8は、前記画像バッファメモリ部7に格納されている、前記スキャナ部3で読み取られた画像、前記プリンタインタフェース部4から入力した印刷情報、そして前記ファクシミリ送受信部5が受信したファクシミリ受信画像に対し、誤差拡散やガンマ補正、拡大縮小等の画像処理を施すものである。前述したように、この画像処理部8に本発明のデジタル信号処理装置に係る構成が適用されている。

【0024】図3に、上記画像処理部8のシステム構成を示す。画像処理部8は、外部ROM13と、複数のデジタル信号处理器(以下、DSP)と、これらを相互に接続するバス11とから構成されており、ここでは、第1～第4の4つのDSP21～24を備えている。

【0025】外部ROM13は、ファクシミリやコピー、プリント等の各処理要求(以下、ジョブと称する)で使用する各画像処理プログラム(信号処理プログラム)を格納するものである。第1～第4のDSP21～24はそれぞれ、DSPの動作を制御するプロセッサと、ダウンロードプログラム等のDSPを起動させるポートプログラムを格納した内部ROMと、DSPで各処

理を行うためのプログラムを外部ROM13よりダウンロードする内部RAMを備えており、外部ROM13から各DSPの内部RAMに画像処理プログラムがダウンロードされることで、各DSPは各画像処理（信号処理）を行うようになっている。

【0026】図4に、画像処理部8における第1～第4のDSP21～24間をつなぐ、バス11を示す。

【0027】第1～第4のDSP21～24は、DSP間のコントロールバス11cを介して互いに接続されると共に、プログラム・ロードバス11bを介して上記外部ROM13と接続され、かつ、データバス11aを介して、画像バッファメモリ部7における入力バッファ7a及び出力バッファ7bに接続されている。

【0028】第1～第4のDSP21～24は、上記DSP間のコントロールバス11cを介して、互いの動作状態を連絡し合い互いに管理し合う構成となっている。DSP間のコントロールバス11cには、互いの動作を管理し合うコントロール信号以外に、コピー・ファクシミリ送信或いは受信、その他、プリント等の各ジョブが発生したことを知らせる処理モード信号も入力されるようになっている。処理モード信号は各ジョブが発生した時点で各DSP21～24に入力され、各DSP21～24は、これにて新しいジョブの発生を検知することとなる。

【0029】各DSP21～24は、処理モード信号が入力されることで、何の処動作も行っていない場合は、処理モード信号に該当するジョブに応じた画像処理のプログラムを外部ROM13よりプログラム・ロードバス11bを介して読み込む。これにて、4つのDSP21～24で、処理モード信号に該当するジョブに応じた画像処理が可能となり、各DSP21～24は、入力バッファ7aに格納された画像データをデータバス11aを介して読み出し、所定の画像処理を施した後、再び出力バッファ7bへと格納していく。

【0030】一方、第1～第4の4つのDSP21～24が、あるジョブに対する画像処理を行っているときに、処理モード信号が入力され、別のジョブが発生したことを検知する、つまり、複数のジョブが重なって発生したことを検知すると、各DSP21～24は、可能な限り複数のジョブに対する画像処理を並列して処理できるように、各DSP21～24の処理割り当てを自立的に切り替えるようになっている。

【0031】以下、図5、図6のフローチャート、及び図1の動作説明図を参照して、このような画像処理部8における処理割り当ての切り替えについて説明する。

【0032】何のジョブも発生していない状態で、ユーザーがスキャナ部3にコピー原稿をセットし、操作部6よりコピー動作を指示すると、まずは、DSP間のコントロールバス11cに対して、コピー・ジョブの発生を伝える処理モード信号が入力され（S1）、これにより、

画像処理部8における第1～第4のDSP21～24がそれぞれ、外部ROM13からコピー・ジョブに応じた画像処理プログラムを読み込む（S2）。

【0033】各DSP21～24におけるプログラムの読み込みが完了すると、コピー動作が開始され（S3）、スキャナ部3にてコピー原稿の画像が読み取られ、読み取られた画像データが、画像バッファメモリ部7における入力バッファ7aに格納される。

【0034】入力バッファ7aに画像データが格納されると、各DSP21～24はそれぞれ、入力バッファ7aより予め定めるN画素分の画像データを読み出し（S4）、コピー・ジョブにあった画像処理（以下、コピー処理と称する）をN画素単位で実行し、処理済みの画像データを画像バッファメモリ部7における出力バッファ7bに格納する（S5）。例えば、各DSP21～24がそれぞれ1ライン毎に画像処理を実施する構成であれば、S5の処理にて、合計4ラインの画像データにコピー処理が施されることとなる。出力バッファ7bに格納された画像データは、出力側のプリンタエンジン9の処理速度に合わせて順次出力していく。

【0035】各DSP21～24は、N画素分の画像データに対するコピー処理が終了すると、コピー・ジョブ以外のジョブが発生していないかどうかを確認し（S6）、他のジョブは発生していないと判断した場合は、S4に戻る。つまり、各DSP21～24はそれぞれ、N画素分の画像データに対するコピー処理を行なう毎に、他のジョブの発生の有無を確認し、他のジョブの発生を確認しない限りは、4つのDSP21～24で、コピー処理を繰り返す。

【0036】図1(a)に、4つのDSPにて、コピー処理のみを行なっている画像処理部8の動作状態を示す。入力①は、ここではスキャナ部3にあたり、4つのメモリ②は、画像バッファメモリ部7の入力バッファ7a、4つのメモリ③は、画像バッファメモリ部7の出力バッファ7bである。4つのDSPは、全て、コピー処理を行なっている。

【0037】一方、コピー・ジョブを実施中に、ユーザーにてその他のジョブ、例えばファクシミリ・メモリ送信ジョブが指示され、当該ジョブが発生すると、DSP間のコントロールバス11cに対して処理モード信号が入力される。その結果、各DSP21～24はそれぞれ、図5のフローチャートにおけるS6において、別のジョブの発生を確認する。

【0038】別のジョブの発生を確認すると、各DSP21～24はそれぞれ、出力バッファ7bの格納サイズを計算する（S7）。格納サイズは、以下の式で求めることができる。

【0039】格納サイズ = 1個のDSPの出力サイズ × DSPの個数 - (プリンタエンジン9の処理速度 × 処理クロック数)

※各DSP21～24は互いに動作状態を連絡し合っているので、当該処理に何個のDSPが関わっているかを認識している。

【0040】次に、S7で求めた格納サイズが閾値以上か否かを判断し(S8)、ここで閾値以上ではないと判断すると、新たに発生したファクシミリメモリ送信ジョブ用の画像処理(以下、メモリ送信処理と称す)を待機状態とし(S9)、S4に戻り、4つのDSP21～24を全て用いて、コピー処理を続ける。S7で格納サイズが閾値未満となるのは、即ち、現在行っている4つのDSP21～24を用いた処理で初めてプリントエンジン9の読み出し速度に対応している、余裕のない状態である。

【0041】一方、S8において、格納サイズが閾値以上であると判断すると、第1～第4のDSP21～24は、S10に移行してコピー処理を続行するものと、図6のフローチャートにおけるS21に移行して新たに発生したメモリ送信処理を行うものとに分かれ、コピー処理とメモリ送信処理とを並列処理する。

【0042】メモリ送信処理を担うのは、4つのDSP21～24のうちの、最初にN画素単位のコピー処理を終了したDSPである。最初にN画素単位の処理を終了したDSPは、コピー処理を終了して(S21)、外部ROM13からメモリ送信処理時の画像処理プログラムを読み込み、かつ、他のDSPに、処理を切り替えることを伝える(S22)。ここでは、説明を分かり易くするために、第1のDSP21が、最初にN画素分のコピー処理を終了したものとして以下説明する。

【0043】第1のDSP21におけるメモリ送信処理時の画像処理プログラムの読み込みが完了すると、ファクシミリメモリ送信動作が開始され(S23)、上記DSPは、画像バッファメモリ部7における入力バッファ7aに格納されていたメモリ送信用の画像データをN画素単位に読み出し(S24)、メモリ送信処理を実施し、処理済みの画像データを画像バッファメモリ部7における出力バッファ7bに格納する(S25)。

【0044】第1のDSP21は、N画素分の画像データに対するメモリ送信処理が終了すると、出力バッファ7bのコピー処理の格納サイズを計算し(S26)、格納サイズが閾値以下か否かを判断する(S27)。格納サイズは、前述と同じ式で求めることができる。前述のS7では、合計4つのDSP21～24でコピー処理を行っていたが、S26の場合は、第1のDSP21が別の処理を行っており、3つのDSP22～24でコピー処理を行っているため、格納サイズは変化している。

【0045】S27で、格納サイズが閾値以下でなければ、S24に戻り、第1のDSP21は、メモリ送信処理を続ける。一方、S27において、格納サイズが閾値以下であると判断すると、第1のDSP21は、処理単位でメモリ送信処理を待機状態とし(S28)、メモリ

送信処理を終了して、外部ROM13から再度、コピー処理時の画像処理プログラムを読み込み、かつ、他のDSP22～24に、再びコピー処理を行うことを伝え(S29)、S4に戻る。上記S27で格納サイズが閾値以下となるのは、即ち、3つのDSP21～24を用いた処理では、プリントエンジン9の読み出し速度に対応できない場合である。

【0046】図1(b)に、3つのDSPにてコピー処理を行い、1つのDSPにてメモリ送信処理を行っている画像処理部8の動作状態を示す。入力②もスキャナ部3にあたるが、メモリ送信であるので、入力①と入力②とが同時に使用されるものではない。コピー処理用のメモリ①は3つになり、メモリ③も3つになる。メモリ②は、入力バッファ7aのメモリ送信処理用のメモリであり、メモリ④は、出力バッファ7bのメモリ送信処理用のメモリである。該メモリ④に格納された画像データは、随時、ファクシミリ送信受信部5より通信路に送出される。図6のフローチャートにおけるS27において、格納サイズが閾値以下と判断された場合は、図1(b)の動作状態から、図1(a)の動作状態へと戻ることとなる。

【0047】一方、図5のフローチャートにおけるS10に移行して、コピー処理を続行する3つのDSP22～24は、S10～S14において、上記S4～S8と同じ処理を行う。但し、S13で計算される格納サイズは、3つのDSPを使用した場合の値である。S12において、別のジョブの発生を確認し、かつ、S14で、格納サイズが閾値以上で余裕があると判断すると、再度、前述のS8にてYESと判断した場合と同様に、3つのうちの最も速くN画素分の処理を終了したDSPがコピー処理を終了し、新たなジョブ、即ち、ここでは、メモリ送信ジョブに応じた処理を行うように、処理を切り替え、コピー処理を続行する残りの2つのDSPと、最初にメモリ送信処理に処理を切り替えた第1のDSP21とに、処理を切り替えたことを連絡し、2つのDSPでコピー処理を続行し、2つのDSPでメモリ送信処理を行う。尚、これ移行も、可能な限り複数のジョブに対する処理を並列して行えるように、同様のことを繰り返す。

【0048】図1(c)に、2つのDSPにてコピー処理を行い、2つのDSPにてメモリ送信処理を行っている画像処理部8の動作状態を示す。コピー処理用のメモリ①は2つになり、メモリ③も2つになる。メモリ送信処理を行っている2つのDSPは、ここでも一定間隔、即ち、N画素分のデータを処理する毎に、コピー処理のメモリ④の記憶容量、ここでは、格納サイズを演算し、格納サイズが閾値以下となると、メモリ送信処理を行っている2つのDSPのうち、最初にN画素分の処理を終了したDSPが、メモリ送信処理を終了して、再度コピー処理時の画像処理プログラムをダウンロードし、合計

3つのDSPでコピー処理を行う、図1(b)の動作状態に戻る。

【0049】以上のように、本実施の形態の複合画像形成装置1に備えられた画像処理部8では、各DSP21～24がDSP間のコントロールバス11cを介して相互に動作状態を管理し合い、複数のジョブが時間的に重なって発生した場合、先に行っていたジョブの画像処理(ここでは、コピー処理)を問題なく維持できる範囲で、各DSP21～24が画像処理の割り当てを自立的に切り替え、余裕分のDSPにて新たに発生したジョブの画像処理(ここでは、メモリ送信処理)を行い、残りのDSPで先に行っていたジョブの画像処理を続行するようになっている。

【0050】したがって、複数の処理要求が時間的に重なって発生しても、中央処理器に負担をかけることなく、要求される複数の画像処理に対して4つのDSP21～24を効果的に割り当てることができ、各DSP21～24の使用効率を改善して効率的なデジタル信号処理が可能となる。

【0051】また、上記画像処理部8においては、コピー処理のパフォーマンスを維持できる範囲を、出力バッファ7bの格納サイズを計算し、これを閾値と比較して決める構成としているが、要は、コピー処理の処理済みデータ量を基に、パフォーマンスを維持できるか否かを判断すれば良い。したがって、出力バッファ7bに格納されているコピー処理の処理済みデータ量が、コピー処理のパフォーマンスを維持できる量を閾値とし、これ以上であれば、新たなジョブに対応する処理にDSPを割り当てる、これ未満となった時点で新たなジョブに対応する処理に割り当てるDSPを元のコピー処理に戻すといった構成でもよい。

【0052】尚、上記説明においては、コピー処理とメモリ送信処理とを並列して行う場合を例示しているが、並列する処理はこの限りではなく、かつ、処理の分割数についても2分割以上対応可能である。即ち、コピー処理を4つのDSP21～24で行っていた状態で、上記したメモリ送信処理とプリント処理とを実施する必要が生じた場合は、コピー処理のパフォーマンスを維持できる範囲で、例えば、コピー処理を2つのDSPで行い、残りの2つのDSPで、メモリ送信処理とプリント処理とをそれぞれ行うといったように割り付けることも可能である。

【0053】DSPの処理切り替えについても、ここでは、処理済みデータ量により判定を行っているが、入力データ量、入出力データ完了フラグ等の入出力状態を示す条件を用いることも可能である。

【0054】また、ここでは、本発明のデジタル信号処理装置の構成が画像形成装置における画像処理部に適用された形態を例示したが、本発明のデジタル信号処理装置の適用範囲を何ら限定するものではない。

【0055】

【発明の効果】本発明のデジタル信号処理装置は、以上のように、複数のデジタル信号処理器を備えたデジタル信号処理装置において、各デジタル信号処理器は相互に動作状態を管理し合う構成であり、複数の処理要求が時間的に重なって発生した場合、先に行っていた処理要求の信号処理を問題なく維持できる範囲で、少なくとも1つのデジタル信号処理器が新たに発生した処理要求の信号処理を行う一方、残りのデジタル信号処理器が先に行っていた処理要求の信号処理を続行するように、各デジタル信号処理器は、信号処理の割り当てを自立的に切り替える構成である。

【0056】したがって、各デジタル信号処理器が互いを管理し合うことで、処理要求が時間的に重なって発生した場合、先に行っていた処理要求に対する信号処理を問題なく維持できる範囲で、各デジタル信号処理器の処理割り当てを自立的に切り替えるため、従来公報の構成のような中央処理器が必要なくなり、中央処理器の処理能力を低下させることもない。

【0057】その結果、複数の処理要求が時間的に重なって発生しても、中央処理器に負担をかけることなく、要求される複数の処理信号に対して複数のデジタル信号処理器を効果的に割り当て、デジタル信号処理器の使用効率を改善して効率的なデジタル信号処理が可能となるという効果を奏する。

【0058】また、上記デジタル信号処理装置においては、各デジタル信号処理器が、先に行っていた処理要求の信号処理を問題なく維持できる範囲を、入出力状態を示す条件を基に判断する構成とすることもできる。

【0059】これにより、中央処理器を必要とすることなく、各デジタル信号処理器による自立的な処理割り当てが可能となり、上記した本発明のデジタル信号処理装置を、容易に実現できるという効果を奏する。

【0060】また、上記デジタル信号処理装置においては、各デジタル信号処理器に、処理モードを示す処理モード信号がそれぞれ入力されるよう構成されており、各デジタル信号処理器は、複数の処理要求が時間的に重なって発生したことを、上記処理モード信号の入力により検知する構成とすることもできる。

【0061】これにより、中央処理器を必要とすることなく、各デジタル信号処理器による自立的な処理割り当てが可能となり、上記した本発明のデジタル信号処理装置を、容易に実現できるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の実施の一形態を示すもので、複合画像形成装置における画像処理部の動作状態を示す説明図である。

【図2】上記複合画像形成装置のシステム構成を示すブロック図である。

【図3】上記複合画像形成装置に備えられた画像処理部

のシステム構成を示すブロック図である。

【図4】上記複合画像形成装置に備えられた画像処理部の信号の流れを示すブロック図である。

【図5】上記複合画像形成装置に備えられた画像処理部における各デジタル信号処理器が、処理を自立的に切り替える動作の手順を示すフローチャートである。

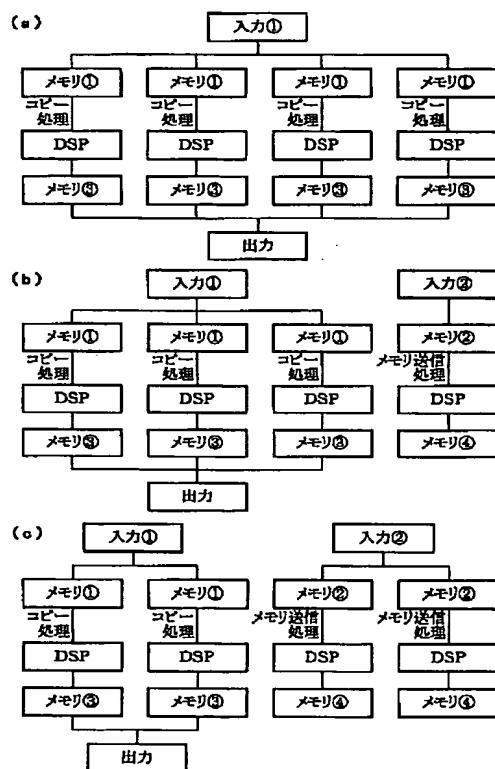
【図6】上記複合画像形成装置に備えられた画像処理部における各デジタル信号処理器が、処理を自立的に切り替える動作の手順を示すフローチャートであって、図5の続きのフローチャートである。

【符号の説明】

1 複合画像形成装置

2 システム制御部

【図1】



* 3 スキャナ部

4 プリンタインターフェース

5 ファクシミリ送受信部

6 操作部

7 画像バッファメモリ部

8 画像処理部（デジタル信号処理装置）

9 プリンタエンジン

11 バス

13 外部ROM

10 21 デジタル信号処理器

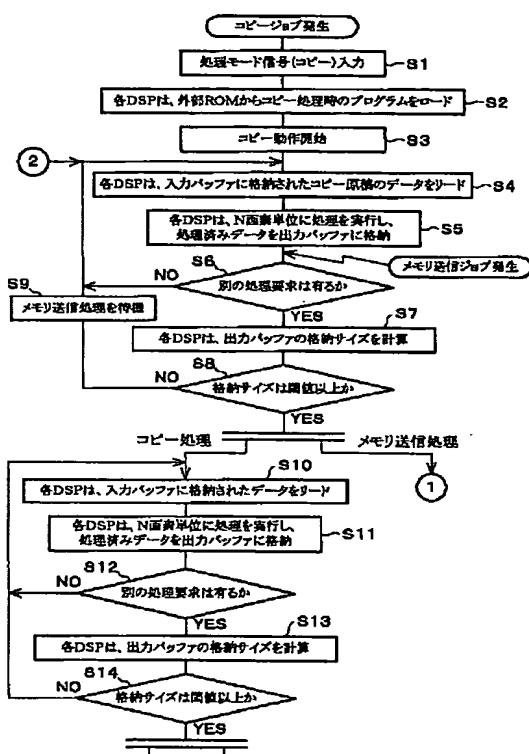
22 デジタル信号処理器

23 デジタル信号処理器

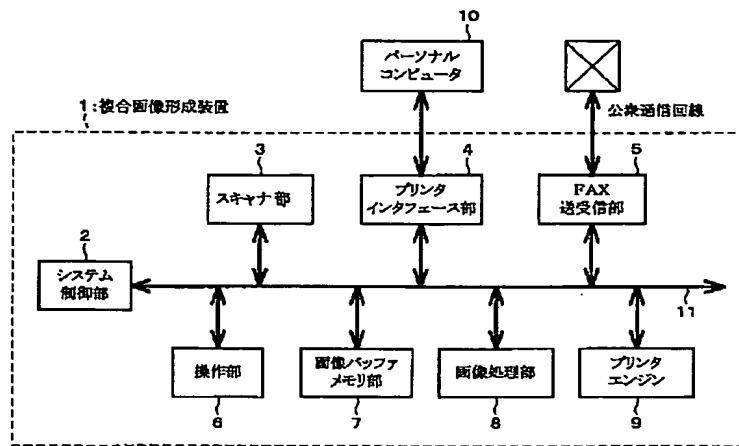
24 デジタル信号処理器

*

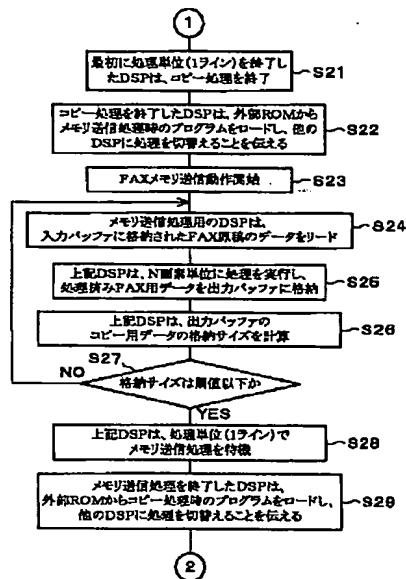
【図5】



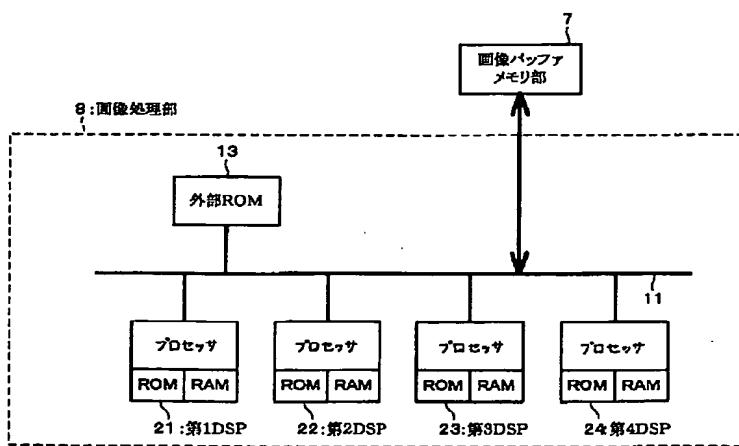
【図2】



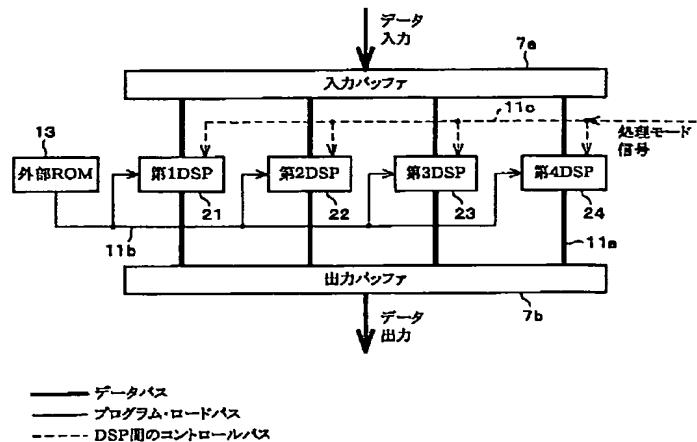
【図6】



【図3】



【図4】



フロントページの続き

(72)発明者 廣畠 仁志
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

(72)発明者 小西 陽介
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内
F ターム(参考) 5B045 AA04 GG03 GG05
5C062 AA02 AA05 AB41 AB42 BA04